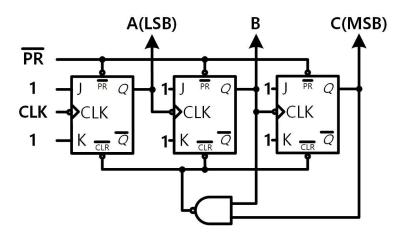
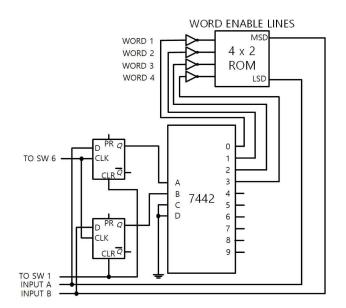
1. 디지털실험 08. 비동기 카운터, [그림 8-3] Mod-6 카운터, 84p



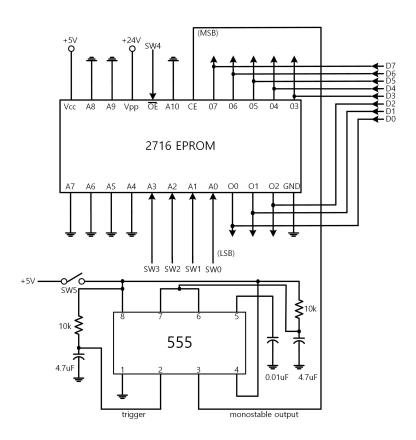
2. 디지털실험 10. Read Only Memory, [실험 방법 01], 108p

| 스위치 설정 | 선택 ROM 주소 | | 출력 | | |
|--------|-----------|---|----|---|--|
| SW 1 | 0 | 0 | 0 | 0 | |
| SW 2 | 0 | 1 | 0 | 1 | |
| SW 3 | 1 | 0 | 1 | 0 | |
| SW 4 | 1 | 1 | 1 | 1 | |

3. 디지털실험 10. Read Only Memory, [그림 10-6] 4 x 2 ROM 실험, 112p



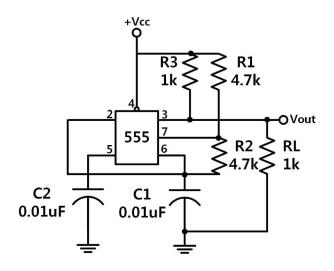
4. 디지털실험 10. Read Only Memory, [그림 10-7] EPROM 2716 실험, 113p



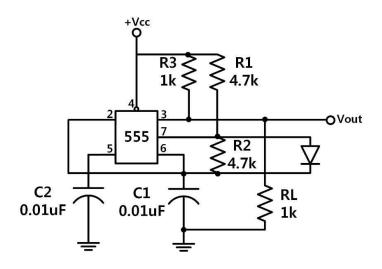
5. 디지털실험 12. 멀티 바이브레이터, [실험 이론] 비안정 멀티 바이브레이터-주파수, 130p

주기
$$T=t_1+t_2=0.693(R_A+2R_B)C,$$
 발진주파수 $f=\frac{1}{T}=\frac{1.44}{(R_A+2R_B)C}$

6. 디지털실험 12. 멀티 바이브레이터, [그림 12-8] 비안정 멀티 바이브레이터 실험, 134p



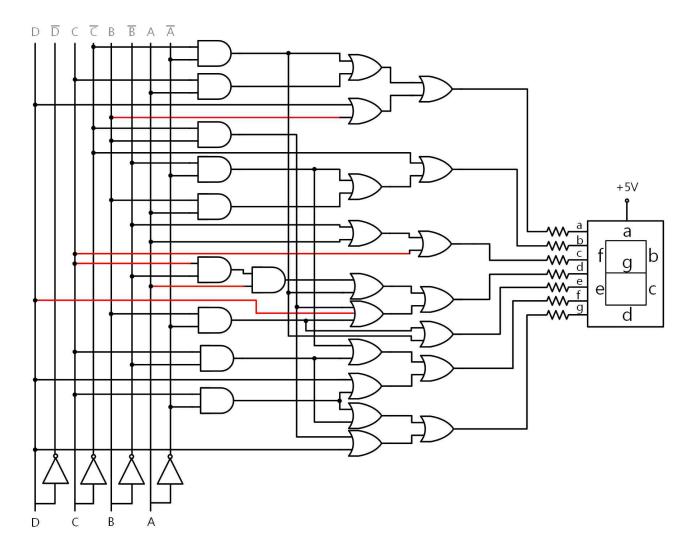
7. 디지털실험 12. 멀티 바이브레이터, [그림 12-9] 비안정 멀티 바이브레이터 실험, 136p



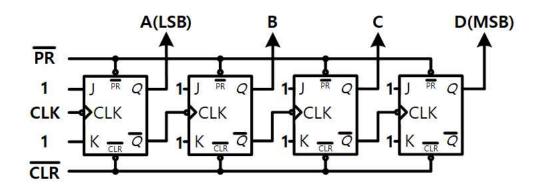
8. 디지털실험 13. 7-세그먼트 디코더, [표 13-1] 7-세그먼트 디코더 진리표, 141p

| 입력 | | | | 출력 | | | | | | |
|----|---|---|---|----|---|---|---|---|---|---|
| D | С | В | Α | a | b | С | d | е | f | g |
| 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 |
| 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |
| 1 | 0 | 1 | 0 | х | х | х | х | х | х | х |
| 1 | 0 | 1 | 1 | X | x | X | x | x | х | х |
| 1 | 1 | 0 | 0 | X | X | X | x | X | x | х |
| 1 | 1 | 0 | 1 | X | X | X | X | X | х | х |
| 1 | 1 | 1 | 0 | х | х | X | х | х | х | х |
| 1 | 1 | 1 | 1 | X | X | X | X | X | х | х |

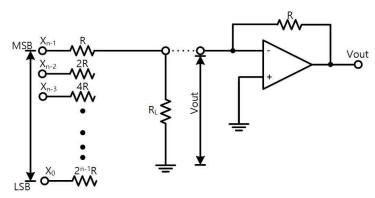
9. 디지털실험 13. 7-세그먼트 디코더, [그림 13-5, 그림 13-6] 7-세그먼트 디코더 회로, 142p-143p



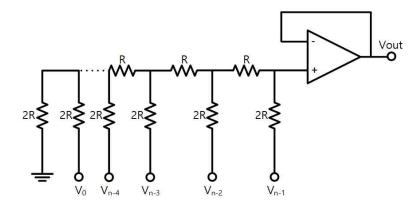
10. 디지털실험 14. Up/Down 카운터, [그림 14-3] 4비트 감산 계수기, 148p



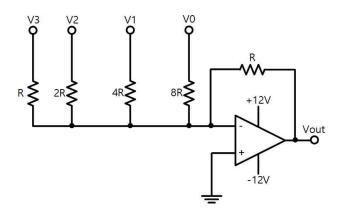
11. 디지털실험 15. D/A 변환기, [그림 15-1] n 비트 2진 하중 전류 가산형 D/A 변환회로, 156p



12. 디지털실험 15. D/A 변환기, [그림 15-2] 전압 구동형 D/A 변환회로, 157p



13. 디지털실험 15. D/A 변환기, [그림 15-4] 전류 가산형 D/A 변환기 실험 회로, 159p



14. 디지털실험 15. D/A 변환기, [그림 15-5] 전압 구동형 D/A 변환기 실험 회로, 160p

